

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.


Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.

INTERLAYER CONNECTION METHOD FOR WIRING

Patent Number: JP9148434
Publication date: 1997-06-06
Inventor(s): FUKADA SHINICHI;; GOSHIMA HIDEKAZU;; NAKANISHI SHIGEHICO;; KOBAYASHI NOBUYOSHI
Applicant(s): HITACHI LTD
Requested Patent:  [JP9148434](#)
Application Number: JP19950310318 19951129
Priority Number(s):
IPC Classification: H01L21/768; H01L21/28; H01L21/324
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To stop a deeper connection hole with wiring metal by high-pressure stopping art so as to take interlayer connection, by making an interlayer insulating film have the three layer structure of upper, intermediate, and lower layers, and making the intermediate layer have a thickness half or over the whole of the interlayer insulating film, and besides, making the bore of the connection hole largest at the intermediate layer.

SOLUTION: There is a wiring layer patterned already on a substrate 1, and thereon an interlayer insulating film 9 is made. This interlayer insulating film 9 consists of the three layers of an upper layer 8, an intermediate layer 7, and a lower layer 6. The thickness of the interlayer insulating film 9 is not equal within the board 1, but at least in the opening area of the connection hole 10, the intermediate layer 7 is the thickest. Especially, the intermediate layer 7 has a thickness of not less than 50% and not more than 90% of the whole interlayer insulating film 9. That is, this means that the thickness of the intermediate layer 7 accounting for of the whole of the interlayer insulating film 9 requires 50% or more at the least. Hereby, it becomes possible to take an interlayer insulating film 9 by stopping the deep connection hole with wiring metal by high-pressure stopping art, without providing a pad metallic layer.

Data supplied from the esp@cenet database - I2

AM

【特許請求の範囲】

【請求項1】基板と西線層もしくは西線層と西線層の間に設けられた接続孔を、層間絶縁膜上に形成され前記接続孔を覆う西線層を加熱しながら加圧することにより、前記西線層を形成する西線金属で埋め込む層間接続法において、前記層間絶縁膜が上層、中層、下層の三層構造を有し、前記中層が層間絶縁膜全体の50%以上90%以下の厚さを有しかつ接続孔の孔径が中層で最も大きくなることを特徴とする西線の層間接続法。

【請求項2】半導体集積回路装置の基板と西線層もしくは西線層と西線層の間に設けられた接続孔を、層間絶縁膜上に形成され接続孔を覆う西線層を加熱しながら加圧することにより、西線層を形成する西線金属で埋め込む層間接続法において、前記層間絶縁膜が層数3以上の奇数層よりなる積層構造を有し、前記積層構造の層間絶縁膜に開孔された接続孔の偶数層目での孔径が上下に接する奇数層目での孔径より大きいことを特徴とする半導体集積回路装置西線の層間接続法。

【請求項3】半導体集積回路装置の基板と西線層もしくは西線層と西線層の間に設けられた接続孔を、層間絶縁膜上に形成され接続孔を覆う西線層を加熱しながら加圧することにより、西線層を形成する西線金属で埋め込む層間接続法において、前記層間絶縁膜が上層、中層、下層の三層構造を有し、中層が全体の50%以上90%以下の厚さを有し、中層領域の接続孔横断面の基板への投影面が上層及び下層の接続孔横断面の基板への投影面を含み、前記中層領域の接続孔側面表面が接続孔の孔径に対し5%以上の凹凸を有することを特徴とする半導体集積回路装置西線の層間接続法。

【請求項4】半導体集積回路装置の基板と西線層もしくは西線層と西線層の間に設けられた接続孔を、層間絶縁膜上に形成され接続孔を覆う西線層を加熱しながら加圧することにより、西線層を形成する西線金属で埋め込む層間接続法において、前記層間絶縁膜が上層と、上層より膜厚の小さい下層の二層構造を有し、この層間絶縁膜上に形成する西線層が西線金属層とそれより膜厚の小さい下敷金属層よりなり、接続孔上に形成される下敷金属層のオーバーハングにより接続孔径を5%以上縮め、さらにその上に西線金属層が形成された後加熱しながら加圧されることを特徴とする半導体集積回路装置西線の層間接続法。

【請求項5】半導体集積回路装置の基板と西線層もしくは西線層と西線層の間に設けられた接続孔を、層間絶縁膜上に形成され接続孔を覆う前記西線層を加熱しながら加圧することにより、前記西線層を形成する西線金属で埋め込む層間接続法において、接続孔の開孔後、層間絶縁膜上へ西線層を形成する前に、基板をこの西線層形成時の雰囲気圧力以上の圧力を有するHe、Ar、Krもしくはそれらの混合ガス中で、前記埋め込み工程時以上、西線金属融点以下の温度に加熱した後、大気開放す

ることなく西線金属層の形成工程に移ることを特徴とする半導体集積回路装置西線の層間接続法。

【請求項6】半導体集積回路装置の基板と西線層もしくは西線層と西線層の間に設けられた接続孔を、層間絶縁膜上に形成され接続孔を覆う前記西線層を加熱しながら加圧することにより、前記西線層を形成する西線金属で埋め込む層間接続法において、接続孔の開孔後、層間絶縁膜上へ西線層を形成する前に、基板を大気圧以上の圧力を有するHe、Ar、Krもしくはそれらの混合ガス中で、前記埋め込み工程時以上、西線金属融点以下の温度に加熱した後、大気開放することなく西線金属層の形成工程に移ることを特徴とする半導体集積回路装置西線の層間接続法。

【請求項7】半導体集積回路装置の基板と西線層もしくは西線層と西線層の間に設けられた接続孔を、西線金属で埋め込む層間接続法において、接続孔側壁の少なくとも一部が埋め込み金属との間に空隙を有することを特徴とする半導体集積回路装置西線の層間接続法。

【請求項8】基板と西線層もしくは西線層と西線層を層間絶縁膜で隔て、前記層間絶縁膜に接続孔を開孔し上下層間を接続する半導体集積回路装置で、前記層間絶縁膜の少なくとも一層で請求項1に記載の層間接続法により層間接続がとられている半導体集積回路装置。

【請求項9】請求項1において、ドライエッチング法により前記接続孔を所定の寸法に開孔した後、フッ化水素ペーパーエッチング法もしくはウェットエッチング法により、中層を選択的にエッチングし、接続孔の孔径を中層で最も大きくする半導体集積回路装置西線の層間接続法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は基板と西線層もしくは西線層と西線層の間が厚い層間絶縁膜で隔てられた回路装置の層間接続法及び、層間接続に有利な層間接続孔の構造とその形成方法に関する。

【0002】

【従来の技術】基板と西線層もしくは西線層と西線層の間が層間絶縁膜で隔てられた半導体集積回路装置の層間接続法として、W-CVD技術が広く用いられている。また、450℃から500℃の温度で層間絶縁膜上に形成されたA1西線層に数百気圧の高圧をかけ、接続孔にA1を埋め込む高圧埋め込み技術も、深い接続孔を埋め込む技術として知られている。特にA1高圧埋め込み技術は、1995 シンポジウム オン VLSI テクノロジ ダイジェスト オブ テクニカル ペーパーズ (1995 Symposium on VLSI Technology Digest of Technical Papers) 4-42に記載のように西線層と同材料

であるA1合金により、異なるアスペクト比の接続孔を同時に埋め込むことができるという利点を有する。

【0003】

【発明が解決しようとする課題】上記高圧埋め込み技術では、埋め込みを実施する接続孔の側壁に予めTiN等の下敷金属層を形成しておく必要があり、開孔した接続孔内を直接Al合金で埋めることはできない。しかし、TiN等の下敷金属層を深い接続孔の奥まで形成することは、膜形成法にスパッタ法、CVD法のいずれの方法を用いた場合にも困難である。

【0004】本発明の目的は、接続孔側壁への下敷金属層の形成状態に影響されず高圧埋め込み技術により深い接続孔を配線金属で埋め層間接続をとることを可能とする層間接続法、及びそのための接続孔の構造とその形成法を提供することにある。

【0005】【課題を解決するための手段】上記目的は、高圧埋め込みを実施する半導体集積回路装置の層間絶縁膜を上層、中層、下層の三層構造とし、かつこの三層中で中層を最も厚くし、この層間絶縁膜に開孔する接続孔の孔径を中層で最も大きくすることで達成することができる。また、中層の接続孔径を大きくする以外に、中層側の接続孔側面に凹凸を設け、この側壁が接続孔を埋め込む配線金属と接する接触面積を減らすことで目的を達することができる。さらに、層間絶縁膜を層数3以上の奇数層よりなる積層構造とし、この積層構造の層間絶縁膜に開孔された接続孔の偶数層目での孔径を上下に接する奇数層目での孔径より大きくすることで目的を達することができる。

【0006】層間絶縁膜を上層と、上層より膜厚の小さい下層の二層構造とし、この層間絶縁膜上に形成する配線層を配線金属層とそれより膜厚の小さい下敷金属層の二層構造とし、接続孔上に形成される下敷金属層にオーバーハングを形成し、その上に配線金属層を形成し、その後、高圧埋め込みを実施することも、発明の目的を達する別の方法である。

【0007】また上記目的は、接続孔の開孔後、層間絶縁膜上へ配線層を形成する前に、基板をこの配線層形成時の雰囲気圧力以上の圧力を有するHe、Ar、Krもしくはそれらの混合ガス中で、高圧埋め込み工程時以上の温度に加熱することでも達することができる。

【0008】本発明によれば、配線金属を接続孔中に埋め込む際に、柱状の埋込金属と接続孔との接触面積を大幅に減少させることが可能である。従来の高圧埋め込み技術では、柱状の埋込金属は接続孔側壁と接し摩擦による抵抗を受けながら接続孔の奥へ押し込まれていっていたが、本発明では接続孔側壁との接触面積自体が少ないので摩擦による抵抗を小さくすることができ、従来のようにTiN等の下敷金属層を設けて摩擦抵抗を減らすことをしなくとも、高圧埋め込み技術により深い接続孔を配線金属で埋め層間接続をとることが可能となる。

【0009】また本発明によれば、接続孔側壁に吸着された気体分子が、開口面を配線金属で被われた接続孔開

空間に放出され、この放出気体の圧力で高圧埋め込みが妨げられるという問題を防ぐことができる。

【0010】一般に、従来技術である接続孔側壁を下敷金属層で被い表面吸着ガスの放出を抑えるという方法を使用しない場合には、接続孔が上側から配線金属で埋められるに従い接続孔の側壁も配線金属で被われ、その表面に吸着していた気体分子が接続孔閉空間に放出され、この放出気体による圧力が無視できず、高アスペクト比の接続孔への高圧埋め込みが妨げられる。これは接続孔閉空間の容積に比べ表面積が大きい微細接続孔で特に顕著な現象である。これに対し本発明では、配線金属と接続孔側壁との接触面積が小さいため放出ガス量を減らすことができ、しかも埋め込み完了時点でも接続孔内に空間が残るため放出ガスによる圧力で埋め込みが妨げられることがない。

【0011】この放出ガス量を減らす方法は、上述の接続孔形状を変え配線金属と接続孔側壁との接触面積を小さくする方法以外に、接続孔上に配線金属層を形成する前に側壁に吸着したガスを取り除く工程を導入することが有効である。配線層形成前に、基板を不活性ガス中で高温保持することにより、水、窒素、酸素等の吸着ガスを不活性ガスに置換し、雰囲気中へ放出させることが可能である。置換された不活性ガスは表面との結合力が弱いので、この工程後真空排気することにより容易に除くことができる。この場合、接続孔を加工し形状を変えることなく埋め込み特性を改善し、下敷金属層なしでの高圧埋め込みを可能とすることができる。この吸着ガス置換操作の後さらに真空排気するという吸着ガス除去法の効果は、高圧埋め込み技術に限定されるものではなく、CVD法、スパッタ法による膜形成時の同時埋め込みリフロー技術による埋め込みにも効果がある。

【0012】

【発明の実施の形態】

（実施例1）本発明による接続孔の構造、及びAl合金による埋め込み形状を図1に示す。基板1上にすでにパターンニングされた配線層5があり、その上に層間絶縁膜9が形成されている。この層間絶縁膜9は上層8、中層7、下層6よりなっている。層間絶縁膜9の膜厚は基板内で均一ではないが、少なくとも接続孔10の開孔領域では中層7が最も厚くなっている。層間絶縁膜9には接続孔10が開孔され、中層7領域で孔径が不連続に大きくなっている。この接続孔10にAl合金埋め込み部13が柱状に埋め込まれている。この層間絶縁膜9及び接続孔10上に、下敷金属層11、Al合金配線層12が形成されている。

【0013】以下、図2に従い図1の形状に埋め込む工程を説明する。配線層5が形成された基板1上に層間絶縁膜9を形成する(a)。配線層5は下部TiN層2(50nm)、Al合金層3(300nm)、上部W層4(200nm)よりなる。この上部W層4はその上の

層間絶縁膜に接続孔を開孔するエッチングの際にAl合金層3が露出することがないように十分な厚さが必要であり、本実施例では厚さ200nmとした。

【0014】層間絶縁膜9の膜厚は基板1の有する段差と層間絶縁膜9上をどこまで平坦にするかの要請で決まり、本実施例では2μmとした。その内訳は、p-TEOS（テトラエトキシシラン）をソースにしてプラズマ-CVDで形成されたシリコン酸化膜よりなる下層6が0.3μm、PSG（リンケイ酸ガラス）よりなる中層7が1.4μm、p-TEOSよりなる上層8が0.3μmである。

【0015】層間絶縁膜9は、上下層にモノシランをソースにしてプラズマ-CVDで形成されたシリコン酸化膜やシリコン窒化膜、中層にBPSG（硼素含有リンケイ酸ガラス）を用いることも可能である。

【0016】この層間絶縁膜9上にホトリソグラフィ工程により接続孔のレジストパターン14を形成する（b）。接続孔の孔径は0.4μmである。ドライエッチング法によりこのレジストパターン14を層間絶縁膜9に転写する（c）。形成された接続孔10は層間絶縁膜9の上層8から下層6までは垂直に開孔され、孔径は0.4μmである。層間絶縁膜9上のホトレジストを除去した後、基板ごとベーパーエッチングチャンバに挿入しHFベーパーエッチングする。

【0017】図13にベーパーエッチング装置の構造を示す。フッ酸（38.4重量%HF）めはいった気化器84でHF/H₂O混合気体を発生させ、これを希釈してエッチングチャンバ88に導入し、チャンバ内圧力を調整した状態で絶縁膜のHFベーパーエッチングを実施する。エッチング条件は全圧4.7×10⁻⁴Pa、HF/H₂O気化器55℃、窒素流量0.6slm、H₂O気化器35℃、窒素流量2.4slm、エッチング時間33秒である。

【0018】ベーパーエッチングにより三層よりなる層間絶縁膜9のうち中層7が選択的にエッチングされ、接続孔の孔径は中層7のみ0.5μmに広げることができる（d）。エッチング条件により中層7のエッチング量は制御可能であり、上層8及び下層6を殆どエッチングすることなく中層7を最大0.8μmまで広げることができる。

【0019】中層7を広げるためのエッチング法はベーパーエッチング法のほか希釈フッ酸によるウェットエッチング法を用いることも可能である。この場合には、49%フッ酸：水=1：99溶液で30分エッチング後、10分間流水洗浄する。しかし、ベーパーエッチング法で加工した場合に比べるとエッチングの選択性が悪く、中層を0.5μmに広げた際には、エッチング前に0.4μmであった上層及び下層の接続孔径も0.42μmに広がった。すなわち、ウェットエッチング法を用いる場合には予め接続孔が広がる分まで計算してホトリ

ソグラフィ工程、ドライエッチング工程を実施する必要がある。

【0020】層間絶縁膜9上に下敷となるTiN/Ti（50nm/30nm）積層膜11およびAl-0.5wt%Cu-1wt%Si合金酉線層12（0.8μm）をDCスパッタ法で形成する（e）。上層8の開孔面積が狭く、孔が深いため、接続孔中にはTiN/Ti積層膜11、Al合金酉線層12のいずれも殆ど堆積しない。また、接続孔径に対し厚いAl合金酉線層12を形成しているためオーバーハングによりAl合金酉線層12表面では接続孔は塞がっている。

【0021】このスパッタ成膜後、搬送室を通して高圧埋め込み室に基板を移送し、450℃に加熱し圧縮Arで500気圧に加圧して接続孔10中を高温、高圧により酉線層より押し出されるAl-0.5wt%Cu-1wt%Si合金の柱13で埋め込む（f）。この時点では接続孔10中に空間が残っており、これを図1のようにAl合金で完全に埋め込むためには700気圧以上の圧力が必要である。ただし層間接続のために接続孔内に空隙が残っていても問題はなく、長時間の通電によっても接続孔で断線することはない。埋め込み後の表面形状は、Al合金酉線層12形成後、スパッタ室で500℃に加熱しAl合金をリフローさせた後、搬送室を通して高圧埋め込み室に移送し高圧埋め込みした場合の方が平坦で、より良好である。

【0022】以上で埋め込み工程を終了し、酉線層のホトリソグラフィ工程、エッチング工程を経て次層の埋め込みもしくは通常の半導体集積回路素子の製造工程につなげていく。

【0023】本実施例では酉線金属がAl合金の場合について述べたが、酉線金属にCuもしくはCuを95wt%以上含む合金を使用した場合にも本発明は有効である。CuもしくはCu合金の場合には埋め込み時の圧力はAl合金の場合と同じく500気圧だが、温度を600℃とAl合金の場合より高くすることが必要である。

【0024】ここで、本実施例での接続孔埋め込み形状は、図4に示すように、接続孔の形状に依存する。上層8及び下層6での孔径に対する中層7の孔径比が1.5以上の場合にはAl合金柱13が接続孔の底から螺旋状に埋め込む（a）のに対し、中層7の孔径が上層8及び下層6の孔径に対し1.5未満の場合にはAl合金柱13が直線状に伸び、底部を中心に埋め込むことができる（b）。

【0025】さらに、本発明の効果が発揮されるためには中層7中に接続孔の孔径が上層8での孔径より5%以上大きな領域が層間絶縁膜全体の50%、すなわち層間絶縁膜全体に占める中層7領域の厚さが最低でも50%以上必要であることを意味している。

【0026】図5に層間絶縁膜に占める中層領域の厚さと埋め込みの歩留まりの関係を示す。接続孔径は上下層

で $0.4\mu\text{m}$ 中層で $0.5\mu\text{m}$ である。1000個のビア接続孔チェーンの導通から歩留まりを求めた。中層領域の厚さが層間絶縁膜全体の40%を超えると50%以上のビア孔チェーンが埋め込まれるようになり、中層領域の厚さが層間絶縁膜全体の50%以上では90%以上のビア孔チェーン接続孔が埋め込まれ、プロセスへの適用が可能となる。本発明では上下層が必須であるため、中層領域の厚さに上限があり層間絶縁膜全体の90%以下とすることが実用上好ましい。上層8及び下層6での孔径に対する中層7での孔径の比が5以上の場合も1.5未満の場合も接続孔内には空隙が湧き出ており、これを完全に埋め込むためには700気圧以上の圧力が必要である。ただし、すでに述べたように層間接続のためには接続孔内に空隙が湧き出ていても問題はなく、長時間の通電によっても接続孔で断線することはない。

【0027】本実施例では 450°C 、500気圧で押し込んだが、 400°C 以上 500°C 以下の温度で300気圧以上600気圧以下の圧力で押し込むことで良好な歩留まりを得た。

【0028】本実施例では絶縁層間の接続孔の埋め込みについて述べたが、図6(a)のようにSi基板と絶縁層の間の接続孔の埋め込みも同じ工程で実施することができる。ただし、Si基板1とAl合金柱13とが接触するとSiの吸い上げ現象が発生するため、間に拡散バリア層15を設ける必要がある。従来のように接続孔開孔後に孔内に拡散バリア層を形成することが困難なため、図6(a)に示すように層間絶縁膜9形成前に予め開孔しより広くW膜よりなる拡散バリア層のパッド15を形成しておく。また、絶縁層間の接続の場合には図6(b)に示すように接続孔のペーパーエッチ後に上部W層4の開口部16をドライエッチ除去する工程を加えることにより、上下の絶縁層間に間に異種金属層を介することなくAl合金で繋ぐことができる。この場合には接続孔周辺でのAl合金絶縁の耐エレクトロマイグレーション性を向上し信頼性を高めることができる。

【0029】本発明では接続孔をエッチングして広げているため、微細化には不利な印象を与える。しかし、図1における上層8及び下層6の接続孔径は小さいままであり、上下の絶縁パターンとの関係は従来技術と変わらず、微細化には影響しない。また通常、深い接続孔が高密度で発生することはなく、中層7で接続孔間が狭まったとしても素子特性には殆ど影響しない。

【0030】(実施例2)本発明による別の実施例を図7に示す。基板21上にすでにパターンニングされた絶縁層25があり、その上に層間絶縁膜30が形成されている。この層間絶縁膜30は2種以上の材料からなる $(2n+1)$ 層の積層構造(n は1以上の整数)を有している。本実施例では上から順に1, 2, 3, ..., $2n$ 層, 最下層を $(2n+1)$ 層と命名する。層間絶縁膜30には接続孔31が開孔され、この層間絶縁膜30及

び接続孔31上に、下敷金属層32、Al合金絶縁層33が形成されている。接続孔31にはAl合金埋込み部34が柱状に埋め込まれている。層間絶縁膜30に形成された接続孔31の孔径は層間絶縁膜の材料が変わる度に変わり、最上層の1層26から下の2層27に移る際に孔径が広がり、2層27から3層28に移る際に縮まり、このサイクルを繰返し $2n$ 層から $(2n+1)$ 層29に移る際に孔径が広がって終わっている。

【0031】以下、図8に従い図7の形状に埋め込む工程を説明する。絶縁層25が形成された基板21上に層間絶縁膜30を形成する。この層間絶縁膜30の膜厚は、本実施例では $2\mu\text{m}$ とした。その内訳は、p-TEOSをソースにしてプラズマCVDで形成されたシリコン酸化膜よりなる奇数層目の合計膜厚 $0.8\mu\text{m}$ 、PSG(リンケイ酸ガラス)よりなる偶数層目の合計膜厚 $1.2\mu\text{m}$ であり、本実施例では $n=5$ とし、11及び1層目の膜厚を $0.2\mu\text{m}$ 、それ以外の奇数層目の膜厚 $0.1\mu\text{m}$ 、偶数層目の膜厚 $0.24\mu\text{m}$ とした。

(a)この層間絶縁膜30上にホトリソグラフィ工程により接続孔のレジストパターン35を形成する。

(b)接続孔の孔径は $0.4\mu\text{m}$ である。ドライエッチング法によりこのレジストパターン35を層間絶縁膜30に転写する(c)。形成された接続孔31は層間絶縁膜30の1層26から $(2n+1)$ 層29まではほぼ垂直に開孔され、孔径は $0.4\mu\text{m}$ である。

【0032】層間絶縁膜30上のホトリソレジスト35を除去した後、基板ごとペーパーエッチングチャンバに挿入し、全圧 $4.7\times 10^4\text{Pa}$ 、HF/H₂O気化器 55°C 、窒素流量 0.6slm 、H₂O気化器 35°C 、窒素流量 2.4slm の条件で33秒間HFペーパーエッチングする。ペーパーエッチングにより層間絶縁膜30のうち偶数層目が選択的にエッチングされ、接続孔の孔径は偶数層目のみ $0.5\mu\text{m}$ に広がることできる。

(d)エッチング条件により偶数層目のエッチング量は制御可能であり、少なくとも奇数層目のうち1層目及び1層目を殆どエッチングすることなく偶数層目を最大 $0.8\mu\text{m}$ まで広げることができる。

【0033】層間絶縁膜30上に下敷となるTiN/Ti($50\text{nm}/30\text{nm}$)積層膜32、Al-0.5wt%Cu-1wt%Si合金絶縁層33($0.8\mu\text{m}$)をDCスパッタ法で形成する(e)。1層目26の開口面積が狭く、孔が深いため、接続孔中にはTiN/Ti積層膜32、Al合金絶縁層33のいずれも殆ど堆積せず、孔内が中空のままAl合金絶縁層33にできるオーバーハングにより接続孔は塞がれてしまう。スパッタ成膜後、搬送室を通過して高圧埋め込み室に基板を移送し、 450°C に加熱し圧縮Arで500気圧に加圧して接続孔31中を高温、高圧により絶縁層より押し出されるAl-0.5wt%Cu-1wt%Si合金の柱34で埋め込む(f)。以上で埋め込み工程を終了し、絶縁層の

ホトリソグラフィ工程、エッチング工程を経て次層の埋め込みもしくは通常の半導体集積回路素子の製造工程につなげていく。

【0034】接続孔の孔径を偶数層目のみ広げることにより、A1合金柱34と接続孔壁の接触面積を減らし接触抵抗を減らす一方、狭孔部である偶数層目を通すことにより下層配線層25のコンタクト面にA1合金柱34を導くことができる。本発明の効果が発揮されるためには接続孔の孔径が1層26での接続孔の孔径より5%以上大きな領域が層間絶縁膜全体の50%以上あることが必要であり、通常は奇数層目の孔径は1層26での孔径にはほぼ等しいことから、これは層間絶縁膜に占める偶数層目領域の厚さの総和が最低でも50%以上必要であることを意味している。

【0035】A1合金柱34の先端は下層配線層25とのコンタクト面から上の圧力で押し付けられ、変形することにより良好なコンタクトを形成することができる。本方法では接続孔全体をA1合金で埋め込むことはせず、偶数層目の絶縁膜で区切られた多数の空孔部を残している。

【0036】(実施例3)本発明によるさらに別の実施例を図9に示す。基板41上にすでにパターンニングされた配線層45があり、その上に層間絶縁膜49が形成されている。この層間絶縁膜49は上層48、中層47、下層46よりなり、中層47が最も厚くなっている。層間絶縁膜49には接続孔50が開孔され、中層47領域のみ接続孔側壁が平滑でなく、上層48での孔径を基準にして5%以上の凹凸を有している。ただし、縦断面図である図10に示すように中層47での開孔断面の基板への投影面は上層48及び下層46での開孔断面領域54の基板への投影面を含みながらそれより広く、中層47での接続孔の凹凸55はこの外側に存在している。この層間絶縁膜49及び接続孔50上に、下敷金属層51、A1合金配線層52が形成されている。接続孔50にはA1合金埋め込み部53が柱状に埋め込まれている。

【0037】以下、図11に従い図9の形状に埋め込む工程を説明する。配線層45が形成された基板41上に層間絶縁膜49を形成する。この層間絶縁膜49の膜厚は基板41の有する段差と層間絶縁膜49上をどこまで平坦にするかの要請で決まり、本実施例では2 μ mとした。その内訳は、p-TEOSをソースにしてプラズマ-CVDで形成されたシリコン酸化膜よりなる下層46(0.3 μ m)、p-TEOSとPSG(リンケイ酸ガラス)の混合物よりなる中層47(1.4 μ m)、p-TEOSよりなる上層48(0.3 μ m)である(a)。中層47では、PH3(ホスフィン)とSiH4(モノシラン)をソースとしてPSGを形成する際に、PH3流量を繰返し増減させ、膜中にリン濃度の高い領域と低い領域を意図的に作りだしている。PH3流量は少なくとも5

回の増減が必要であり本実施例ではPH3流量の増減を10回繰返した。

【0038】この層間絶縁膜49上にホトリソグラフィ工程により接続孔のレジストパターン56を形成する(b)。接続孔の孔径は0.4 μ mである。ドライエッチング法によりこのレジストパターン56を層間絶縁膜49に転写する(c)。形成された接続孔50は層間絶縁膜49の上層48から下層46まではほぼ垂直に開孔され、孔径は0.4 μ mである。

【0039】層間絶縁膜49上のホトレジストを除去した後、基板ごとベーパーエッチングチャンバに挿入し、全圧4.7 \times 10⁴Pa、HF/H₂O気化器55℃、窒素流量0.6slm、H₂O気化器35℃、窒素流量2.4slm、の条件で33秒間HFベーパーエッチングする。ベーパーエッチングにより三層よりなる層間絶縁膜49のうち中層47が選択的にエッチングされ、接続孔の孔径を中層47のみ広げることができる(d)。

【0040】ここで、上記のベーパーエッチングでは、リン濃度が高い程PSGのエッチングレートが大きいため、中層47の接続孔径はリン濃度に応じて最大0.6 μ m、最小0.42 μ mの範囲で変化した。その結果中層47の凹凸は0.18 μ m、上下層の接続孔径0.4 μ mの45%になった。層間絶縁膜49上に下敷となるTiN/Ti(50nm/30nm)精層膜51、A1-0.5wt%Cu-1wt%Si合金配線層52(0.8 μ m)をDCスパッタ法で形成する(e)。上層48の開孔面積が狭く、孔が深いため、接続孔中にはTiN/Ti精層膜51、A1合金配線層52のいずれも殆ど堆積せず、接続孔はA1合金配線層のオーバーハングで塞がれてしまう。スパッタ成膜後、搬送室を通過して高圧埋め込み室に基板41を移送し、450℃に加熱し圧縮Arで500気圧に加圧して接続孔50中を高温、高圧により配線層より押し出されるA1-0.5wt%Cu-1wt%Si合金の柱53で埋め込む(f)。以上で埋め込み工程を終了し、配線層のホトリソグラフィ工程、エッチング工程を経て次層の埋め込みもしくは通常の半導体集積回路素子の製造工程につなげていく。

【0041】ここで、本実施例により接続孔を埋め込む際の難易は接続孔の形状に依存する。中層47の孔径が上層48の孔径より大きいためA1合金柱53と接続孔側壁との接触面積が減り埋め込みやすくなっているが、この効果を十分なものにするためにはさらに、側壁の凹凸がある程度大きくなければならない。小さな凹凸の場合にはA1合金柱53の表面に凹凸をつくるだけで吸収され、側壁の広い面積がA1合金柱53と接触することになり、十分な効果を得ることができない。側壁の凹凸は最低でも接続孔の孔径の5%以上の大きさが必要である。本発明では凹凸の大きさに上限は生まれないが、実用上はレイアウト上の制約から接続孔径に等しい(すなわち100%)大きさを凹凸の上限と考えることができ

る。また、中層47の厚さが不足するとAl合金柱53と接続孔側壁との接触面積を減らす効果が十分でなく、十分な埋め込みを達成することができない。必要な中層47の厚さは側壁の凹凸形状にも依存するが、最低でも層間絶縁膜49の50%以上を中層47とする必要がある。

【0042】(実施例4)本発明によるさらに別の実施例を図12に示す。基板61上にすでにパターンニングされた配線層65があり、その上に層間絶縁膜68が形成されている。この層間絶縁膜68は上層67と下層66よりなり、上層67の方が厚くなっている。層間絶縁膜68には接続孔69が開孔され、上層67の方が接続孔の孔径が大きくなっている。この層間絶縁膜68及び接続孔69上に、下敷金属層70、Al合金配線層71が形成されている。接続孔69にはAl合金埋め込み部72が柱状に埋め込まれている。

【0043】以下、図13に従い図12の形状に埋め込み工程を説明する。配線層65が形成された基板61上に層間絶縁膜68を形成する。この層間絶縁膜68の膜厚は基板61の有する段差と層間絶縁膜68上をどこまで平坦にするかの要請で決まり、本実施例では2 μ mとした。その内訳は、p-TEOSをソースにしてプラズマCVDで形成されたシリコン酸化膜よりなる下層66(0.3 μ m)、B₂O₃(リンケイ酸ガラス)よりなる上層67(1.7 μ m)である。さらに層間絶縁膜68上に下敷層となるW膜70をスパッタ法で200nm形成する(a)。この上にホトリソグラフィ工程により接続孔のレジストパターン73を形成する(b)。接続孔の孔径は0.4 μ mである。ドライエッチング法によりこのレジストパターン73を層間絶縁膜68及び下敷金属層70に転写する(c)。形成された接続孔69は下敷金属層70から層間絶縁膜の下層66まではほぼ垂直に開孔され、孔径は0.4 μ mである。

【0044】下敷金属層70上のホトレジストを除去した後、基板ごとベーパーエッチングチャンバに挿入し、全圧4.7 \times 10⁻⁴Pa、HF/H₂O酸化器55℃、窒素流量0.6slm、H₂O酸化器35℃、窒素流量2.4slm、の条件で33秒間HFベーパーエッチングする。ベーパーエッチングにより層間絶縁膜68の上層67のみが選択的にエッチングされ、接続孔の孔径を層間絶縁膜上層67のみ0.5 μ mに広げることができる(d)。エッチング条件により上層67のエッチング量は制御可能であり、下敷金属層70及び層間絶縁膜下層66を殆どエッチングすることなく上層67を最大0.8 μ mまで広げることができる。

【0045】下敷金属層70上に、Al-0.5wt%Cu-1wt%Si合金配線層71(0.8 μ m)をDCスパッタ法で形成する(e)。下敷金属層70は殆どベーパーエッチングされないためオーバーハング74が生まれAl合金配線層71に対する接続孔径は0.4 μ m

mになっている。Al合金配線層71にも大きなオーバーハングが発生し、接続孔は完全に閉じられてしまう。すなわち、本実施例におけるW下敷金属層70は実施例1における絶縁膜の上層8の機能を兼用しており、接続孔がAl合金配線層71のオーバーハングで閉じられやすくと同時に、高圧埋め込み時に形成されるAl合金の柱72を接続孔側壁とできるだけ接触させないように細くする機能を有する。W下敷金属層70のオーバーハング74により接続孔の孔径は5%以上縮んでいれば十分な効果が得られる。ただし下層66が厚すぎる場合には埋め込みが不十分になるため、少なくとも下層66より上層67の方が厚い必要がある。

【0046】スパッタ成膜後、搬送室を通して高圧埋め込み室に基板を移送し、450℃に加熱し圧縮Arで500気圧に加圧して接続孔69中を高温、高圧により配線層より押し出されるAl-0.5wt%Cu-1wt%Si合金の柱72で埋め込む(f)。以上で埋め込み工程を終了し、配線層のホトリソグラフィ工程、エッチング工程を経て次層の埋め込みもしくは通常の半導体集積回路素子の製造工程につなげていく。

【0047】この時点では接続孔69中に空間が残っているが、配線の導通及び信頼性に問題を生じることはない。また、必要な場合には、埋め込み時の圧力を700気圧以上にすることによりこの空間を図12のようにAl合金で完全に埋め込むこともできる。

【0048】(実施例5)本発明によるさらに別の実施例を図15に、従来技術である図14と比較して示す。本発明と従来技術は、接続孔108形成までは同一の工程をたどっており、すでにパターンニングされた配線層105ののっている基板101上に、さらに層間絶縁膜106が形成され、この層間絶縁膜106に接続孔108が開孔されている(図14(a)、図15(a))。本実施例では下層配線層105はTiN/Ti積層膜102の50nm/30nm、Al合金配線層103の400nm、TiN膜104の30nmよりなる3層積層構造であり、層間絶縁膜106はp-TEOSをソースにしてプラズマCVDで形成されたシリコン酸化膜よりなり、膜厚は1.5 μ mである。この層間絶縁膜106上にホトリソグラフィ工程により孔径0.4 μ mの接続孔レジストパターンを形成し、ドライエッチング技術により接続孔108をほぼ垂直に開孔した。

【0049】従来技術(図14)ではこの基板をそのままスパッタ室に搬入し、TiN/Ti(50nm/30nm)積層下敷金属層109、Al合金(0.8 μ m)配線金属層110を形成していた(b)。しかしこの方法では、接続孔108側壁に水、酸素、窒素を主成分とする吸着気体分子層107が残り、これが高圧埋め込みに悪影響を及ぼしていた。すなわち、埋め込み時の高温雰囲気と埋め込み金属による表面積の減少により接続孔側壁から接続孔開空間にガスが放出され、これが外側から配線金属層

を押す圧力に抗してこれを押し返し埋め込みを効かせていた(c)。

【0050】それに対し本実施例(図15)では、基板をスパッタ室に搬入する前に吸着ガス置換室に搬入し、スパッタ雰囲気以上の圧力の不活性ガス雰囲気下におく。この際同時にこの吸着ガス置換室を埋入時の温度以上に加熱する。本実施例では、不活性ガスにArを用い圧力100 Torr、温度450℃で1分間放置した。吸着ガス置換処理後基板は搬送室を通り真空雰囲気下でスパッタ室に導入される。搬送室及びスパッタ室で真空排気される間に接続孔側壁に吸着していたAr原子は放出される。従って本実施例では吸着気体分子層は存在しない(a)。この上に下敷金属層109、配線金属層110を形成し(b)、再度高圧埋入室に導入し接続孔を配線金属112で埋め込む(c)。温度450℃、Ar圧力500気圧の埋め込み条件で95%以上の歩留まりで埋め込むことができた。

【0051】吸着ガス置換処理では、処理室の圧力を十分高くすることが重要であり、配線層形成時の圧力の少なくとも100倍の圧力が必要である。また、この圧力が高い程効果大きい。特に760 Torr(すなわち大気圧)以上の圧力を加えた場合に効果が大きく、高圧埋入室で350気圧以上700気圧以下の圧力下で450℃以上500℃以下の温度に30秒以上5分以下放置した場合に、減圧下で吸着ガス置換処理した場合に50%までしか改善しなかったアスペクト比5の接続孔(孔径0.4μm、深さ2.0μm)の埋め込み歩留まりも95%以上に改善することができ、特に顕著な効果が認められた。

【0052】この大気圧以上の圧力下での吸着ガス置換処理は、高圧埋入以外の半導体プロセスでも脱ガス処理として有効である。その一例として、従来脱ガスが多く困難であったスピノングラス(SOG)が側壁に露出した接続孔の埋め込みの実施例を以下に説明する。膜の中央部にSOG膜を使用した積層層間絶縁膜(膜厚1.0μm、SOG膜厚50nm)に孔径0.5μmの接続孔を開孔し、その上にTiN/Ti下敷金属層(50nm/30nm)、Al合金配線層(0.4μm)をスパッタ法で形成し、真空中500℃でリフロー技術により接続孔の埋め込みを検討した。高圧吸着ガス置換処理を実施しない試料では接続孔をAl合金で埋め込むことができなかったのに対し、接続孔形成後、350気圧、450℃で30秒間高圧吸着ガス置換処理を実施し、そのまま真空搬送してTiN/Ti下敷金属層、Al合金配線金属層を連続形成した場合には95%以上の歩留まりで接続孔を埋め込むことができた。スパッターW下敷金属層(50nm)、プランケットCVD-W配線層(200nm)の積層絶縁膜で同じ構造の接続孔の埋め込みを検討した場合にも、上記と同条件で高圧吸着ガス置換処理した場合の方が高圧吸着ガス置換処理しなかった場合に

比べ15%歩留まりが向上した。

【0053】(実施例6)図16から図26は本発明第6の実施例であり、半導体記憶装置を形成するための製造工程を示す。

【0054】p型Si基板121上(図16)に、公知のLOCOS(Local Oxidation Silicon)法を用いて素子分離領域用SiO₂122を形成した後、基板表面に厚さ5nmのゲート酸化膜123を形成した(図17)。

【0055】ゲート電極用に、リンを1×10²⁰cm⁻³ドープした厚さ70nmのn型多結晶Si膜124を形成し、さらに厚さ100nmのSiO₂膜125を形成した(図18)。次に、公知のリソグラフィ技術とドライエッチング技術を用いてSiO₂膜125、n型多結晶Si膜124を加工し、ゲート電極124を形成した。その後、ゲート電極をマスクとしてヒ素のイオン打込みを加速エネルギー=25KeV、ドーズ量=2×10¹⁵cm⁻²の条件で行い、750℃、30分の窒素アニールを施してn型半導体領域127を形成した(図19)。

【0056】次いで厚さ50nmのサイドウォールスペーサ用のSiO₂膜126を形成し、引き続き200nmのSi₃N₄膜128を形成し全面のエッチバックを行った(図20)。

【0057】n型不純物層上の所定の部分のSi₃N₄に公知のリソグラフィ技術とドライエッチング技術を用いてコンタクト孔を開孔した後、リンを1×10²⁰cm⁻³ドープした厚さ200nmのn型多結晶Si膜を形成し、全面にエッチバックを施してコンタクト孔内にn型多結晶Si129を埋め込んだ(図21)。

【0058】次に、厚さ30nmのSi₃N₄膜131を被着し、さらに厚さ200nmのSiO₂132を被着した後、電荷蓄積電極領域133のSiO₂132とSi₃N₄131をエッチングし、厚さ50nmの非晶質Si134と厚さ200nmのSiO₂135を被着し、表面のSiO₂135と非晶質Si134をエッチバックする(図22)。

【0059】SiO₂135とSiO₂132をHF水溶液で除去し、アンモニア水と過酸化水素水の混合水溶液によって前洗浄を行った後、非晶質Si135をWF₆と反応させてWに置換しW電極150を形成した。反応条件は、基板温度350℃、WF₆ N₂およびArの流量がそれぞれ25, 1400, 1075sccm、全圧力0.75であった。その後、ペンタ(エトキシ)タンタル分子式Ta₂O₅とO₂を原料とするCVD法で厚さ10nmのTa₂O₅膜136を形成した。さらに、CVD法で厚さ50nmのTiN膜137を形成した。ここでTiN膜137の形成条件は、TiCl₄流量=5sccm、NH₃流量=70sccm、基板温度=500℃、成膜圧力=40Pa、成膜時間=5minであった。次いで、ビット線コンタクト領域の開孔部138をドライエ

ッチングによって形成する(図23)。

【0060】ここで必要に応じて、W電極150を形成した後に、100%NH₃雰囲気中で700℃、3分間の短時間アニールを行い、W膜表面に厚さ数nmから数十nmのW窒化物を形成することもできる。この場合、W窒化物が不純物等のバリアとして働き、この上に形成したTa₂O₅膜キャパシタのリーク電流を低減する効果がある。窒化雰囲気はNH₃の他にN₂やAr等の不活性ガスを含んでも同様のW窒化物が形成できる。

【0061】次いで、厚さ500nmのボロンとリンを含むSiO₂(BPSG)膜139を形成し750℃で10分間アニールして流動化させ平坦にした後、ビット線コンタクト孔を開孔し、スパッタ法と化学気相成長法を用いて厚さ100nmのW膜を被着してデータ線140を形成した(図24)。

【0062】次いで、厚さ100nmのp-TEOSよりなる下層、厚さ500nmの膜よりなる中層、および厚さ100nmのp-TEOSよりなる上層の3層からなる層間絶縁膜141を形成した。

【0063】次いで、ドライエッチングにより直径0.3μmの層間接続孔を開孔した。その後、基板ごとベーパーエッチングチャンバに挿入しHFベーパーエッチングした。エッチング条件は全圧4.7×10⁻⁴Pa、HF/H₂O 気化器55℃、窒素流量0.6slm、H₂O 気化器35℃、窒素流量2.4slm、エッチング時間27秒である。ベーパーエッチングにより3層よりなる層間絶縁膜141のうち中層が選択的にエッチングされ、接続孔の孔径は中層のみ0.35μmに広がった(図25)。

【0064】次いで、層間絶縁膜141上に下敷となるTiN/Ti(50nm/30nm)積層膜142、Al-0.5wt%Cu-1wt%Si合金窒素膜143の0.8μmをDCスパッタ法で形成する。層間絶縁膜141の上層で開孔面積が狭く、しかも接続孔が深いため、接続孔中にはTiN/Ti積層膜142、Al合金窒素膜143のいずれも殆ど堆積しない。また、接続孔径に対し厚いAl合金窒素膜143を形成しているためオーバーハングによりAl合金窒素膜143表面では接続孔は塞がっている。スパッタ成膜後、搬送室を通して高圧埋め込み室に基板を移送し、450℃に加熱し圧縮Arで500気圧に加圧して接続孔中を高温、高圧により窒素膜より押し出されるAl-0.5wt%Cu-1wt%Si合金の柱144で埋め込む。その後、ドライエッチングによりAl合金窒素膜143及びTiN/Ti(50nm/30nm)積層膜142を配線形状に加工した。こうして半導体記憶装置を形成することができる(図26)。

【0065】接続孔の接続に本発明を適用することにより、従来困難であった厚い層間絶縁膜の使用が可能にな

り、また埋め込み工程を簡略化しながら、層間接続の信頼性を向上することができた。その結果、低コストで高信頼性の半導体記憶装置の製造が可能となった。

【0066】

【発明の効果】本発明により、従来のように腐食抵抗を減らしたり、吸着ガスの放出を抑えたりする目的でTiN等の下敷金属層を設けることをしなくとも、深い接続孔を高圧埋め込み技術により配線金属で埋め層間接続をとることが可能となる。そのため深い接続孔内にTiN等の下敷金属層を形成するCVD技術等を使用することなく高圧埋め込み技術を実施可能となり、多層配線を有する半導体集積回路装置の製造を容易にすることができる。

【図面の簡単な説明】

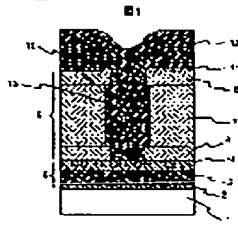
【図1】本発明の一実施例の構造を示す断面図。
【図2】図1の構造を形成する工程を示す説明図。
【図3】ベーパーエッチング装置の構造を示す説明図。
【図4】接続孔の孔径による埋め込み形状の違いを示す説明図。
【図5】層間絶縁膜に占める中層の割合と接続孔の埋め込み歩留まりの関係を示す説明図。
【図6】接続面の異なる場合の実施例の説明図。
【図7】本発明の第二実施例の構造を示す断面図。
【図8】図5の構造を形成する工程を示す説明図。
【図9】本発明の第三実施例の構造を示す断面図。
【図10】図9の接続孔の形状を示す説明図。
【図11】図9の構造を形成する工程を示す説明図。
【図12】本発明の第四実施例の構造を示す断面図。
【図13】図12の構造を形成する工程を示す説明図。
【図14】従来技術による埋め込み形状を示す説明図。
【図15】本発明による埋め込み形状を示す説明図。
【図16】本発明による半導体回路装置の製造工程の一部を示す説明図。

【図17】図16に続く製造工程の一部を示す説明図。
【図18】図17に続く製造工程の一部を示す説明図。
【図19】図18に続く製造工程の一部を示す説明図。
【図20】図19に続く製造工程の一部を示す説明図。
【図21】図20に続く製造工程の一部を示す説明図。
【図22】図21に続く製造工程の一部を示す説明図。
【図23】図22に続く製造工程の一部を示す説明図。
【図24】図23に続く製造工程の一部を示す説明図。
【図25】図24に続く製造工程の一部を示す説明図。
【図26】図25に続く製造工程の一部を示す説明図。

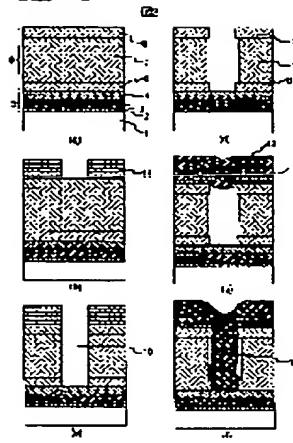
【符号の説明】

1…基板、2…下層配線下敷層、3…下層配線Al合金層、4…下層配線上敷層、5…下層配線層、6…層間絶縁膜、7…層間絶縁膜、8…層間絶縁膜、9…層間絶縁膜、10…接続孔、11…下敷金属層、12…Al合金窒素膜、13…柱状Al合金埋め込み部。

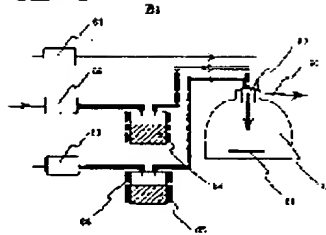
【図1】



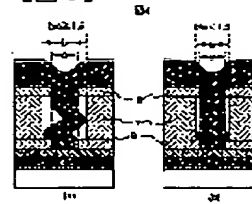
【図2】



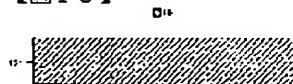
【図3】



【図4】



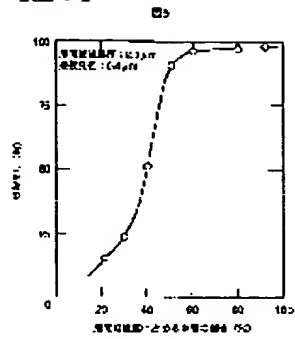
【図16】



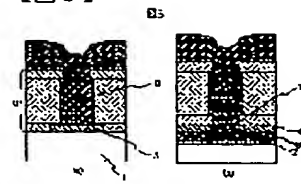
【図17】



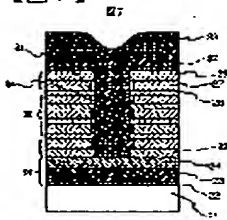
【図5】



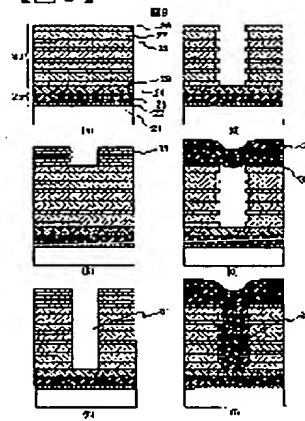
【図6】



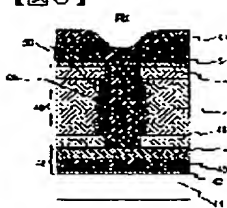
【図7】



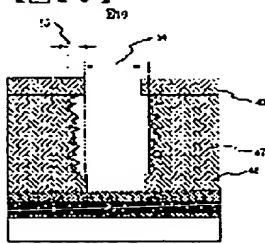
【図8】



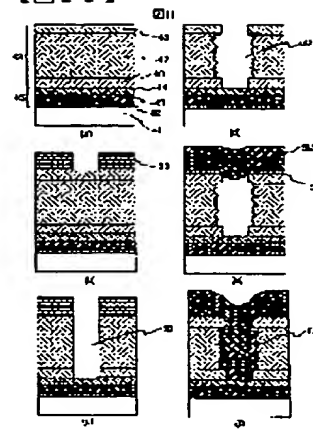
【図9】



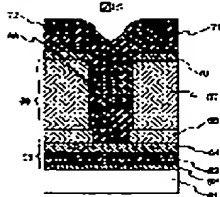
【図10】



【図11】



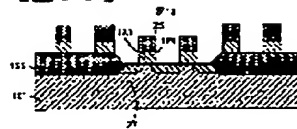
【図12】



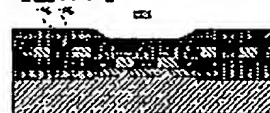
【図18】



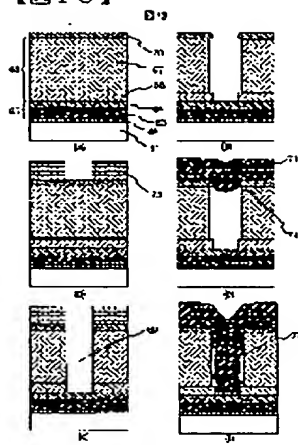
【図19】



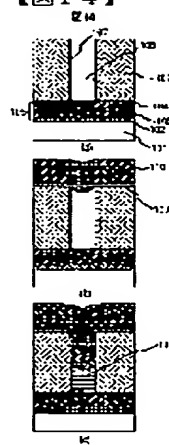
【図20】



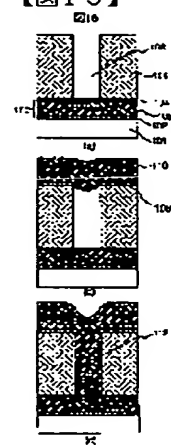
【図13】



【図14】



【図15】



【図21】



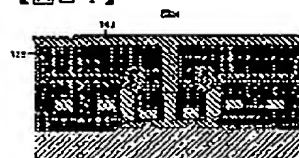
【図22】



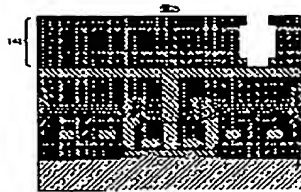
【図23】



【図24】



【図25】



【図26】



フロントページの続き

発明者 小林 伸好

東京都小平市上水本町5丁目1番1号 株
式会社日立製作所半導体事業部内